

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-85664

(P 2 0 0 1 - 8 5 6 6 4 A)

(43) 公開日 平成13年3月30日(2001.3.30)

(51) Int. Cl. ⁷	識別記号	F I	テラト* (参考)
H 0 1 L 27/148		H 0 1 L 27/14	B 4M118
H 0 4 N 5/335		H 0 4 N 5/335	P 5C065
			F
9/07		9/07	A

審査請求 未請求 請求項の数14 O L (全 21 頁)

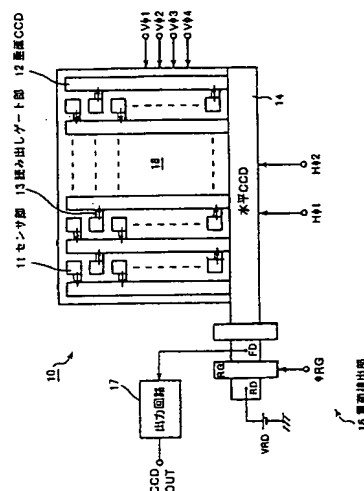
(21) 出願番号	特願平11-316222	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成11年11月8日(1999. 11. 8)	(72) 発明者	広田 功 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(31) 優先権主張番号	特願平11-201210	(74) 代理人	100086298 弁理士 船橋 國則
(32) 優先日	平成11年7月15日(1999. 7. 15)		Fターム (参考) 4M118 AA10 AB01 BA13 CA03 DB03 DB08 FA06 FA26 GC08 GC14 GD03 GD07 5C065 AA01 BB34 CC01 CC08 DD02 EE03
(33) 優先権主張国	日本 (J P)		

(54) 【発明の名称】 固体撮像素子およびその駆動方法並びにカメラシステム

(57) 【要約】

【課題】 色差信号Cr, Cbが五の目状の配置の補色カラーコーディングの場合には、2画素分離れた同じ色成分の信号同士の加算によって垂直圧縮を実現することになるため、水平方向の解像度が通常の水平2繰り返しコーディングに対して水平4繰り返しと同程度（即ち、1/2）に低下する。

【解決手段】 行列状に配された複数個のセンサ部11のうち、一行おきに位置するセンサ部群の各信号電荷を例えば図の左側に位置する垂直CCD12に読み出し、他の一行おきに位置するセンサ部群の各信号電荷を例えば図の右側に位置する垂直CCD12に読み出し、複数本の垂直CCD12の各々において各センサ部12から読み出された斜め2画素の信号電荷を加算し、さらに水平CCD14内で複数ライン分の信号電荷を加算して出力する。



【特許請求の範囲】

【請求項 1】 行列状に配された複数個のセンサ部と、前記複数個のセンサ部に対して各列ごとに配された複数本の垂直転送部と、
前記複数個のセンサ部のうち、一行おきに位置するセンサ部群の各信号電荷を前記複数本の垂直転送部のうちの一方側に位置する垂直転送部に読み出し、他の一行おきに位置するセンサ部群の各信号電荷を前記複数本の垂直転送部のうちの他方側に位置する垂直転送部に読み出す読み出し手段とを備えたことを特徴とする固体撮像素子。

【請求項 2】 前記複数本の垂直転送部の各々において前記複数個のセンサ部から読み出された斜め 2 画素の信号電荷を加算する加算駆動手段と、
前記複数本の垂直転送部の各々で斜め 2 画素加算された信号電荷をライン単位で受けてこれを水平転送する水平転送部とを有することを特徴とする請求項 1 記載の固体撮像素子。

【請求項 3】 前記水平転送部内で複数ライン分の信号電荷を加算することを特徴とする請求項 2 記載の固体撮像素子。

【請求項 4】 前記加算駆動手段は、第 1 フィールドと第 2 フィールドとで斜め加算の組み合わせを変えることを特徴とする請求項 2 記載の固体撮像素子。

【請求項 5】 前記水平転送部内での複数ライン分の加算において、第 1 フィールドと第 2 フィールドとで加算の組み合わせを変えることを特徴とする請求項 3 記載の固体撮像素子。

【請求項 6】 前記加算駆動手段は、行によって斜め加算の組み合わせを変えることを特徴とする請求項 2 記載の固体撮像素子。

【請求項 7】 同一の色が行方向において 2 画素ごとに繰り返されるカラーコーディングを持つカラーフィルタを有することを特徴とする請求項 2 記載の固体撮像素子。

【請求項 8】 前記カラーフィルタは、同一の色が列方向において 4 画素ごとに繰り返され、前記複数本の垂直転送部の各々での斜め 2 画素加算によって色差信号が点順次となるカラーコーディングを持つことを特徴とする請求項 7 記載の固体撮像素子。

【請求項 9】 行列状に配された複数個のセンサ部のうち一行おきに位置するセンサ部群の各信号電荷を、前記複数個のセンサ部に対して列ごとに配された複数本の垂直転送部のうちの一方側に位置する垂直転送部に読み出し、
前記複数個のセンサ部のうち他の一行おきに位置するセンサ部群の各信号電荷を前記複数本の垂直転送部のうちの他方側に位置する垂直転送部に読み出し、
前記複数本の垂直転送部の各々において前記複数個のセンサ部から読み出された斜め 2 画素の信号電荷を加算す

ることを特徴とする固体撮像素子の駆動方法。

【請求項 10】 前記複数本の垂直転送部の各々で斜め 2 画素加算された信号電荷をライン単位で水平転送部に移送し、この水平転送部内で複数ライン分の信号電荷を加算することを特徴とする請求項 9 記載の固体撮像素子の駆動方法。

【請求項 11】 行列状に配された複数個のセンサ部のうち、一行おきに位置するセンサ部群の各信号電荷を、前記複数個のセンサ部に対して列ごとに配された複数本の垂直転送部のうちの一方側に位置する垂直転送部に読み出すとともに、他の一行おきに位置するセンサ部群の各信号電荷を前記複数本の垂直転送部のうちの他方側に位置する垂直転送部に読み出し、前記複数本の垂直転送部の各々において前記複数個のセンサ部から読み出された斜め 2 画素の信号電荷を加算して出力可能な固体撮像素子と、
静止画モードと動画モードとを択一的に設定可能な撮像モード設定手段と、前記撮像モード設定手段によって設定された撮像モードに応じて前記固体撮像素子を駆動する駆動手段とを備えたことを特徴とするカメラシステム。

【請求項 12】 前記固体撮像素子は、前記複数本の垂直転送部の各々で斜め 2 画素加算されたライン単位で信号電荷を受けてこれを水平転送する水平転送部とを有し、
前記駆動手段は、前記撮像モード設定手段によって動画モードが設定されたときに、前記水平転送部内で複数ライン分の信号電荷を加算することを特徴とする請求項 11 記載のカメラシステム。

【請求項 13】 前記駆動手段は、前記撮像モード設定手段によって動画モードが設定されたときに、第 1 フィールドと第 2 フィールドとで斜め加算の組み合わせを変えてインターレース動作を行うことを特徴とする請求項 11 記載のカメラシステム。

【請求項 14】 前記駆動手段は、前記撮像モード設定手段によって動画モードが設定されたときに、第 1 フィールドと第 2 フィールドとで前記水平転送部内での加算の組み合わせを変えてインターレース動作を行うことを特徴とする請求項 11 記載のカメラシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像素子およびその駆動方法並びにカメラシステムに関し、特に静止画／動画に兼用可能なカラー方式の固体撮像素子およびその駆動方法、並びに当該固体撮像素子を撮像デバイスとして用いたカメラシステムに関する。

【0002】

【従来の技術】近年、ビデオカメラへのスチル機能搭載への期待などを背景に、静止画／動画兼用可能な固体撮像素子の開発が進められている。一般に、静止画は正方

格子、動画は13.5MHzをベースとして考えられている。したがって、両者を兼用するには、いずれかの方式で補間/圧縮が必要となる。ここで、静止画が高画素ノンフォーマットであるのに対して、動画はNTSC/PALなどの放送方式で律促されるため、静止画用多画素の固体撮像素子からのダウンコンバージョンにより、NTSC/PALなどのテレビジョン信号を作り出すことが最も効率的と考えられる。

【0003】ダウンコンバージョン（高フレームレート化）のための手法としては、一部のラインの信号電荷をセンサ部から垂直転送部へ読み出さず、他のラインの信号電荷のみをセンサ部から垂直転送部へ読み出すいわゆる間引き読み出しを行う方式と、手振れ補正の場合のように、有効画素領域の中心領域を切り出す方式などが知られている。

【0004】前者の方式は、原色フィルタを有する固体撮像素子を撮像デバイスとして用いたデジタルスチルカメラなどにおいて、一部のラインの信号電荷をセンサ部から垂直転送部へ読み出さないことで、垂直方向の情報を削減し、高フレームレート化を実現しており、主に多画素の画像情報を液晶TVモニタに出力するときなどに用いられている。しかし、この手法では、信号を間引くことから、サンプリング周波数を下げることになり、空間的な折り返しが増えるため、綺麗な画像が得られず、動画として記録保管する目的には不向きであった。

【0005】一方、後者の方式を用いた場合には、多画素時に放送方式の切り出しを行うと静止画/動画間の画角の変化が大きくなるとともに、多くの画素情報を捨てる結果となって効率が悪い。このような理由から、ダウンコンバージョンの方法として、従来は、信号電荷の転送過程での混合（垂直加算）によって静止画/動画の垂直圧縮処理を行う手法が採られている。

【0006】この信号電荷の転送過程での垂直圧縮処理を実行するには、カラーフィルタのカラーコーディングが最大の課題となる。すなわち、原色R（赤）、G（緑）、B（青）の場合は縦ストライプとして垂直加算するのが無難であるのに対して、補色はC（シアン）、Y（イエロー）、G（グリーン）、M（マゼンタ）の4色あり、縦ストライプとした場合には水平方向の色解像度の点で不利となる。そこで、水平転送部によるシフト加算（以下、水平シフト加算と称す）の手法を採って水平駆動周波数については常に一定とする。

【0007】ところが、C、Y、G、Mが例えば図24に示すように配列された補色市松カラーコーディングでは、インターレース動作に対応するために、垂直方向において2画素分の信号電荷を混合（以下、垂直2画素混合と称す）することによって得られる色差信号Cr（ $G+C, M+Y$ ）、Cb（ $M+C, G+Y$ ）が、垂直方向で交互に得られる線順次となるため、色差信号Cr、Cbを保持したままの垂直混合は不可能であった。なお、

図24において、左側が奇数（ODD）フィールドを、右側が偶数（EVEN）フィールドをそれぞれ示している。

【0008】これに対して、垂直混合を可能とし、水平シフト加算を実現するために、図25に示す如き補色カラーコーディングが提案されている（文献；1997年映像情報メディア学会年次大会（ITE'97：1997 ITE Annual Convention）「ハイビジョン/NTSC出力を有する単板カラー撮像の検討」pp37～pp38参照）。この補色カラーコーディングによれば、図25から明らかなように、色差信号Cr（ $G+C, M+Y$ ）、Cb（ $M+C, G+Y$ ）が五の目状に得られることになる。

【0009】このように、色差信号Cr、Cbが五の目状の配置となる従来の補色カラーコーディングでは、図26に示すように、先に水平転送部にラインシフトされた1ライン分の信号電荷を、水平ブランキング期間で2ビット（2画素分）シフトした後に、次の1ライン分の信号電荷をラインシフトすることにより、同じカラー成分の信号同士を垂直混合できる。すなわち、色差信号Cr、Cbを保持したまま垂直混合を実現できる。

【0010】

【発明が解決しようとする課題】しかしながら、色差信号Cr、Cbが五の目状の配置、即ち色差信号Cr、Cbが水平方向および垂直方向で交互に得られる補色カラーコーディングの場合には、上述したように、水平2ビットシフトを伴う垂直混合、即ち2画素分だけ離れた同じ色成分の信号同士の加算によって垂直圧縮処理を実現することになるため、水平方向の色解像度が通常の水平2繰り返しコーディングに対して水平4繰り返しと同程度（即ち、 $1/2$ ）に低下するという課題がある。

【0011】本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、任意の垂直圧縮が可能で、かつ水平・垂直解像度のバランスがとれた動画撮像/静止画撮像に兼用可能な固体撮像素子およびその駆動方法ならびにカメラシステムを提供することにある。

【0012】

【課題を解決するための手段】本発明による固体撮像素子は、行列状に配された複数のセンサ部と、これら複数のセンサ部に対して各列ごとに配された複数の垂直転送部と、複数のセンサ部のうち、一行おきに位置するセンサ部群の各信号電荷を複数の垂直転送部のうちの一方側に位置する垂直転送部に読み出し、他の一行おきに位置するセンサ部群の各信号電荷を複数の垂直転送部のうちの他方側に位置する垂直転送部に読み出す読み出し手段とを備えている。さらに、複数の垂直転送部の各々において複数のセンサ部から読み出された斜め2画素の信号電荷を加算する加算駆動手段を有している。

【0013】上記構成の固体撮像素子およびその駆動方法において、複数の画素（センサ部）のうち、一行お

きに位置する画素群の各信号電荷を例えば左側に位置する垂直転送部に読み出し、他の一行おきに位置する画素群の各信号電荷を例えば右側に位置する垂直転送部に読み出す。すると、同一の垂直転送部の隣り合う2つの転送段には、画素配列上、互いに斜めに位置する2つの画素の信号電荷が読み出される。そして、周知のフィールド読み出しと同様の駆動を行うことで、隣り合う2つの転送段の各信号電荷が加算される。すなわち、斜め2画素の信号電荷の加算読み出しが行われる。

【0014】本発明によるカメラシステムは、行列状に配された複数個の画素のうち、一行おきに位置する画素群の各信号電荷を例えば左側に位置する垂直転送部に読み出し、他の一行おきに位置する画素群の各信号電荷を例えば右側に位置する垂直転送部に読み出し、複数本の垂直転送部の各々において各画素から読み出された斜め2画素の信号電荷を加算して出力可能な固体撮像素子を撮像デバイスとして用いる。また、この固体撮像素子に対して静止画モードと動画モードとを択一的に設定可能とする。そして、その撮像モードに応じて固体撮像素子を駆動するとともに、動画撮像モードの設定時には、垂直転送部内での斜め2画素の信号電荷の加算を行うようにする。

【0015】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。なお、以下の説明では、CCD型撮像素子（以下、CCD撮像素子と称す）に適用した場合を例に挙げて説明するが、これに限定されるものではなく、固体撮像素子全般に適用可能である。

【0016】図1は、本発明の一実施形態に係るCCD撮像素子を示す概略構成図であり、例えばIS（インターレーススキャン）-IT（インターライントランスファ）方式の単板カラーCCD撮像素子に適用した場合を例に採って示している。

【0017】図1において、本実施形態に係るCCD撮像素子10は、行列状に配された複数個のセンサ部（画素）11、これらセンサ部11の垂直列ごとに配された複数本の垂直CCD（垂直転送部）12、センサ部11と垂直CCD12との間に介在する読み出しゲート部13、垂直CCD12の一方の端部側に配された水平CCD（水平転送部）14、水平CCD14の転送先側の端部に配された電荷検出部16および出力回路17を有する構成となっている。

【0018】また、図1には示していないが、CCD撮像素子10の撮像エリア（画素エリア）18上には、例えば補色市松カラーコーディングのカラーフィルタ19が配される。このカラーフィルタ19は、例えば図2に示すように、偶数行がM/C/G/C、奇数行がG/Y/M/Yのカラーコーディング19-1（A）、または偶数行がM/C/G/Y、奇数行がG/Y/M/Cのカラ

ーコーディング19-2（B）、即ち同一色が水平方向（列方向）において4画素ごとに繰り返され、垂直方向（列方向）において2画素ごとに繰り返される水平4繰り返し、垂直2繰り返しのカラーコーディングとなっている。

【0019】かかる構成のCCD撮像素子10において、センサ部11は例えばPN接合のフォトダイオードからなり、入射光をその光量に応じた電荷量の信号電荷に光電変換して蓄積する。行列状に配された複数個のセンサ部11に対して、各列ごとに複数本の垂直CCD12が配されている。

【0020】読み出しゲート部13は、後述する読み出しパルスXSGが印加されることにより、一行おきに位置するセンサ部群、例えば奇数（ODD）行のセンサ部11の信号電荷を一方側（本例では、図の左側）に位置する垂直CCD12に読み出し、他の一行おきに位置するセンサ部群、例えば偶数（EVEN）行のセンサ部11の信号電荷を他方側（本例では、図の右側）に位置する垂直CCD12に読み出す構成となっている。この読み出しゲート部13の具体的な構成については後述する。

【0021】垂直CCD12は、例えば4相の垂直転送クロックVφ1～Vφ4によって転送駆動される。4相の垂直転送クロックVφ1～Vφ4のうち、垂直転送クロックVφ1、Vφ3は、図3の波形図に示すように、低レベル（“L”レベル）、中間レベル（“M”レベル）および高レベル（“H”レベル）の3値をとるように設定されており、垂直ブランキング期間において発生する3値目（“H”レベル）のパルスが読み出しパルスXSGとなる。

【0022】垂直CCD12内では、周知のフィールド読み出し駆動の場合と同様に、4相の垂直転送クロックVφ1～Vφ4のタイミング関係により、隣り合う2つのパケット間で信号電荷の加算が行われるとともに、加算するパケットの組み合わせが第1フィールドと第2フィールドで変わるようになっている。ここで、パケットとは、1画素分の信号電荷を扱う単位（1転送段）を言うものとする。

【0023】すなわち、第1フィールドでは、図3（A）に示すように、垂直転送クロックVφ1、Vφ3に読み出しパルスXSGが立った後、垂直転送クロックVφ1～Vφ3が“M”レベル、垂直転送クロックVφ4が“L”レベルとなることで、画素配列の例えば1行目と2行目、3行目と4行目、……に相当する各パケット間で信号電荷の加算が行われる。

【0024】第2フィールドでは、図3（B）に示すように、垂直転送クロックVφ1、Vφ3に読み出しパルスXSGが立った後、垂直転送クロックVφ1、Vφ3、Vφ4が“M”レベル、垂直転送クロックVφ2が“L”レベルとなることで、画素配列の例えば2行目と

3行目、4行目と5行目、……に相当する各バケット間で信号電荷の加算が行われる。

【0025】そして、垂直CCD12は、隣り合う2バケット間で加算された信号電荷を、垂直転送クロックVφ1〜Vφ4によって転送駆動されることにより、図4のタイミングチャートに示すように、水平ブランキング期間の一部において垂直転送（ラインシフト）して水平CCD14に移送する。

【0026】水平CCD14は、例えば2相の水平転送クロックHφ1、Hφ2によって転送駆動されることにより、垂直CCD12からラインシフトされた信号電荷を、水平ブランキング期間後の水平走査期間において順次水平転送して電荷検出部16に供給する。この水平CCD14の動作は通常モードでの転送動作である。

【0027】電荷検出部16は、例えばフローティング・ディフュージョン・アンプによって構成されている。すなわち、水平CCD14から信号電荷が注入されるフローティングディフュージョンFDと、電荷を排出するリセットドレインRDと、フローティングディフュージョンFDとリセットドレインRDとの間に配されたりセットゲートRGとからなり、水平CCD14から順次供給される信号電荷を検出し、これを信号電圧に変換する。リセットドレインRDには、所定のリセットドレイン電圧VRDが印加されている。

【0028】図5は、センサ部11、垂直CCD12および読み出しゲート部13の具体的な構成の一例を示す平面パターン図である。図5において、垂直CCD12は、垂直方向に平行に延在する複数本の転送チャンネル21と、これら転送チャンネル21の上方に垂直方向に順に配され、かつ水平方向に平行に延在する4相の垂直転送クロックVφ1〜Vφ4に対応した転送電極22-1〜22-4とを有する構成となっている。転送電極22-1〜22-4は、2ライン（垂直2画素）を1単位として形成されている。

【0029】これらの転送電極22-1〜22-4において、例えば、2相目、4相目の垂直転送クロックVφ2、Vφ4が印加される転送電極22-2、22-4が1層目のポリシリコン（図中、一点鎖線で示す）によって形成され、1相目、3相目の垂直転送クロックVφ1、Vφ3が印加される転送電極22-1、22-3が2層目のポリシリコン（図中、二点鎖線で示す）によって形成されている。そして、1層目のポリシリコンからなる転送電極22-2、22-4と、2層目のポリシリコンからなる転送電極22-1、22-3とは、転送チャンネル21上において互いにオーバーラップしている。

【0030】ここで、センサ部11の周囲において、図5にハッチングで示すように、一行おき（本例では、奇数行）の各センサ部11oについては図の左側、他の一行おき（本例では、偶数行）の各センサ部11eについては図の右側において素子分離用のチャンネルストップ部

23を除いた形状をしている。これに対して、転送電極22-1〜22-4は、転送チャンネル21上だけでなく、センサ部11の開口縁まで幅広に形成されることで、チャンネルストップ部23が形成されていない部分において読み出しゲート部13のゲート電極を兼ねている。

【0031】上記の画素構造において、読み出しパルスXSGが転送電極22-1、22-3を通して読み出しゲート部13に印加されることにより、各センサ部11からの信号電荷の読み出しが行われる。具体的には、1相目の垂直転送クロックVφ1に読み出しパルスXSGが立つことで、奇数行のセンサ部11oの信号電荷が、左向きの矢印で示すように、図の左側に位置する垂直CCD12に読み出される。また、3相目の垂直転送クロックVφ3に読み出しパルスXSGが立つことで、偶数行のセンサ部11eの信号電荷が、右向きの矢印で示すように、図の右側に位置する垂直CCD12に読み出される。

【0032】上述したように、水平4繰り返し、垂直2繰り返しのカラーコーディングのカラーフィルタ19を有するCCD撮像素子10において、一行おきに位置するセンサ部群、例えば奇数行のセンサ部11oの信号電荷を一方側（本例では、図の左側）に位置する垂直CCD12に読み出し、他の一行おきに位置するセンサ部群、例えば偶数行のセンサ部11eの信号電荷を他方側（本例では、図の右側）に位置する垂直CCD12に読み出すようにしたことにより、垂直CCD12内では隣り合う2バケットの信号電荷の加算が行われる。この加算により、画素配列において、斜めに位置する2画素間での信号電荷の加算が行われる。

【0033】すなわち、図2（A）に示すカラーコーディング、即ち奇数行がM/C/G/C、偶数行がG/Y/M/Yの補色カラーコーディングのカラーフィルタ19-1を有するCCD撮像素子10において、斜め2画素加算（混合）を行うことにより、色差（クロマ）信号Cr、Cbが点順次で出力される。なお、本例では、カラーフィルタ19-1のカラーコーディングが、偶数行がM/C/G/C、奇数行がG/Y/M/Yの場合について説明したが、これに限られるものではなく、図2（B）に示すカラーコーディング、即ち偶数行がM/C/G/Y、奇数行がG/Y/M/Cや、偶数行がM/C/M/Y、奇数行がG/Y/G/C、又はそれぞれ奇数行、偶数行が入れ替わったカラーコーディングなど、斜め2画素加算時に色差信号Cr、Cbが点順次となるカラーコーディングであれば良い。

【0034】ここで、補色カラーコーディングと色差信号Cr、Cbとの関係について、図6に示す一般的な補色カラーコーディングを例に採って説明する。

【0035】通常、CCD撮像素子ではフィールド読み出しを行うことから、第1フィールドでは、a1、a2の垂直2画素の組み合わせで信号電荷の混合が行われ

る。したがって、水平CCDで転送される信号電荷の順番は、a1ラインを考えると、 $(G+Cy)$ 、 $(Mg+Ye)$ 、 $(G+Cy)$ 、 $(Mg+Ye)$ 、……となる。なお、第2フィールドでは、bの垂直2画素の組み合わせとなる。

【0036】この順番で出力される信号電荷を電気信号に変換し、これを後段の色信号処理系で処理して輝度信号Yと色差信号Cr、Cbを構成するには、Y信号は隣り同士を加え、色差信号Cr、Cbは減ずるようになる。すなわち、Y信号は、

$$Y信号 = |(G+Cy) + (Mg+Ye)| \times 1/2 = 1/2 (2B+3G+2R)$$

の近似信号を用いる。色差信号Crは、

$$Cr = (Mg+Ye) - (G+Cy)$$

の近似信号を用いる。

【0037】次に、a2ラインを考えると、水平CCDからは、 $(Mg+Cy)$ 、 $(G+Ye)$ 、 $(Mg+Cy)$ 、 $(G+Ye)$ 、……の順番で出力されることから、これによりY信号を構成すると、

$$Y信号 = |(G+Ye) + (Mg+Cy)| \times 1/2 = 1/2 (2B+3G+2R)$$

となり、a1ラインと同一構成でバランスする。同様に、色差信号Cbは、

$$Cb = (G+Ye) - (Mg+Cy)$$

で近似される。第2フィールドも同様である。

【0038】一方、本実施形態に係るCCD撮像素子10では、水平4繰返し、垂直2繰返しの補色カラーコーディング(図2を参照)に対して、フィールド読み出しを行って垂直CCD12内で斜め2画素加算を行うことにより、水平CCD14からは、図7の動作説明図から明らかなように、各ラインa1、a2、a3において、 $Y+M$ 、 $G+C$ 、 $Y+G$ 、 $M+C$ 、 $Y+M$ 、 $G+C$ 、 $Y+G$ 、 $M+C$ 、 $Y+M$ 、 $G+C$ の順に信号電荷が出力される。

【0039】ここで、下線を付したのが色差信号Crを、下線を付さないのが色差信号Cbをそれぞれ表している。ここでは、MgをM、CyをC、YeをYと略記するものとし、以下の説明でも同様とする。なお、図7は、第1フィールドの場合の動作説明である。この第1フィールドでは、ある1つの画素について右斜め上(左斜め下)の画素との間で2画素加算が行われる。

【0040】一方、第2フィールドでは、先述したように、加算する2つのパケットの組み合わせが変わることから、ある1つの画素について左斜め上(右斜め下)の画素との間で2画素加算が行われる。これにより、図8の動作説明図から明らかなように、各ラインb1、b2において、 $Y+M$ 、 $G+C$ 、 $Y+G$ 、 $M+C$ 、 $Y+M$ 、 $G+C$ 、 $Y+G$ 、 $M+C$ 、 $Y+M$ 、 $G+C$ の順に信号電荷が出力される。

【0041】このように、水平4繰返し、垂直2繰

返しの補色カラーコーディングに対して、斜め2画素加算を行うことにより、色差信号Cr、Cbが点順次で出力されることになる。しかも、第1フィールドと第2フィールドとで斜め加算する2画素の組み合わせを変えることにより、インターレース動作を実現できる。

【0042】また、輝度信号は、先述したことから明らかなように、Y/M/G/Cの各画素信号の加算によって得られる。したがって、水平CCD14から出力される斜め2画素加算による信号電荷を1ビットとすると、
10 後段の信号処理回路において2ビットずつ加算処理することによって輝度信号が得られる。このとき、4画素分の加算となるが、垂直CCD12内で斜め2画素加算を行っているため、実質的には、垂直2画素、水平方向では3画素加算相当となる。

【0043】その結果、垂直方向では2画素加算、水平方向では3画素加算となるため、水平方向で4画素加算する場合に比べて、垂直解像度と水平解像度とのバランスが良いものとなる。また、垂直CCD12の各々には同じ色のみが存在することになるため、垂直方向でさらに加算圧縮することが可能となる。この垂直方向でのさらなる加算圧縮を行うことにより、フレームレートを上げることができる。なお、垂直方向での加算圧縮は、水平CCD14において、その水平転送動作を停止した状態で、垂直転送(ラインシフト)動作を2ライン分、又はそれ以上実行することによって実現できる。

【0044】以上説明した、斜め2画素加算を基本とする加算圧縮によるダウンコンバージョンが可能なCCD撮像素子10は、静止画撮像と動画撮像の双方に対応可能な静止画/動画兼用の撮像デバイスとして用いられ
30 る。具体的には、CCD撮像素子10を静止画多画素の撮像素子とし、この静止画多画素のCCD撮像素子からの加算圧縮によるダウンコンバージョンによってNTSC/PAL/HDTV等のテレビジョン方式に対応しテレビジョン信号を作り出すようにする。

【0045】なお、静止画の撮像デバイスとして用いる場合には、本実施形態に係るCCD撮像素子10が斜め2画素加算を前提とした構造であることから、一例として、第1フィールドでは垂直転送クロックVφ3にのみ、第2フィールドでは垂直転送クロックVφ1にのみ
40 読み出しパルスXSGが立つようにする、即ち周知のフレーム読み出しと同様の駆動を行うことで、2フィールドで全画素の情報を独立に得ることができ、これにより高画質の静止画を得ることができる。

【0046】ここで、各テレビジョン方式に対応したテレビジョン信号を作り出す一例として、図9に示す画素構成の場合を考える。図9には、有効画素領域31における水平画素数が1920、垂直画素数(ライン数)が1440の画素構成が示されている。なお、実際には、有効画素領域31の上下左右には、黒情報を得るための
50 オプティカルブラック(光学的黒)領域の他に、若干の

有効画素が配されている。また、インターレース動作時の水平駆動周波数は、NTSC/PAL共に38.25MHzとなる。

【0047】アスペクト比が4:3の静止画撮像の場合には、この有効画素領域31の画素情報をそのまま用いることになる。また、静止画撮像時において、モニタリングモードを実現するには、NTSC方式では、1440ラインに対して1/3.0圧縮を行うことで480ラインを実現し、PAL方式では、1440ラインに対して1/2.5圧縮を行うことで576ラインを実現する。

【0048】アスペクト比が4:3の動画撮像の場合には、NTSC方式では、1213ラインに対して1/2.5圧縮を行うことになる。このとき、有効画素領域の上下計227(=1440-1213)ライン分を手振れ補正に利用することになり、その割合は約19%となる。PAL方式では、1150ラインに対して1/2.0圧縮を行うことになる。このとき、290(=1440-1150)ライン分を手振れ補正に利用することになり、その割合は約25%となる。

【0049】アスペクト比が16:9(HDTV)の動画撮像の場合には、水平画素数が1920、垂直画素数(ライン数)が1080の有効画素領域となる。そして、NTSC方式では、970ラインに対して1/2.0圧縮を行うことになる。このとき、有効画素領域の上下計110(=1080-970)ライン分を手振れ補正に利用することになり、その割合は約11%となる。PAL方式では、863ラインに対して1/1.5圧縮を行うことになる。このとき、217(=1080-863)ライン分を手振れ補正に利用することになり、その割合は約25%となる。

【0050】上述した圧縮率1/3.0、1/2.5、1/2.0、1/1.5のうち、1/2.0および1/2.5の場合を例にとって、その具体的な圧縮(加算)動作について説明する。

【0051】まず、NTSC方式での1/2.0圧縮のインターレース動作について、図10の動作説明図に基づいて、図11のタイミングチャートを用いて説明する。この1/2.0圧縮では、垂直CCD12内で斜め2画素間での信号電荷の加算を行い、その2画素加算した信号電荷を1ライン分の信号電荷として水平CCD14へ順に2ライン分ずつシフト(2ラインシフト)し、この水平CCD14内で2ライン(4画素)分の信号電荷の加算を行う。

【0052】具体的には、第1フィールドでは、まず垂直ブランキング期間(V-BLK)において、垂直転送クロックVφ1、Vφ3に読み出しパルスXSGを立てることによって各センサ部(画素)11から信号電荷を読み出す。この信号電荷の読み出しの際に、垂直CCD12内において、1行目の各画素の信号電荷と2行目の

右斜め上の各画素の信号電荷とを加算し、3行目の各画素の信号電荷と4行目の右斜め上の各画素の信号電荷とを加算し、という具合に2行ごとに斜め2画素加算が行われる。

【0053】その後、NTSC方式での有効画素領域の下側(水平CCD14側)の不要画素領域の信号電荷については、垂直CCD12を高速にて転送駆動することによって掃き捨てる動作を行う。この高速掃き捨てる動作は、周知の技術を用いることによって実現できる。その後、2ライン分ずつラインシフト動作を繰り返して実行する。この2ライン分のラインシフトを行うことにより、水平CCD14内において、2ライン分、1列につき計4画素分の信号電荷の加算が行われる。

【0054】これにより、水平CCD14からはまず、 $(?+M21) + (?+M41)$ 、 $(G11+C22) + (G31+C42)$ 、 $(Y12+G23) + (Y32+G43)$ 、 $(M13+C24) + (M33+C44)$ 、…続いて、 $(?+M61) + (?+M81)$ 、 $(G51+C62) + (G71+C82)$ 、 $(Y52+G63) + (Y72+G83)$ 、 $(M53+C64) + (M73+C84)$ 、……という具合に、加算された4画素分の信号電荷が順に出力される。

【0055】上述した一連の動作の繰り返しにより、第1フィールドでの1/2.0圧縮が行われる。ここで、下線を付したのが色差信号Crを、下線を付さないのが色差信号Cbをそれぞれ表している。また、図10の動作説明図において、○印および●印を付した4行ずつが、第1フィールドで信号電荷が加算される組み合わせとなり、加算後のライン重心が◆印を付した位置となる。

【0056】第2フィールドの場合にも、第1フィールドの場合と同様の動作によって1/2.0圧縮が行われる。ただし、第2フィールドでは、図10の動作説明図において、△印を付した4行ずつが信号電荷が加算される組み合わせとなり、加算後のライン重心が×印を付した位置となる。なお、最初の1ラインについては、4画素分の加算が行われないため掃き捨てられることになる。

【0057】これにより、水平CCD14からはまず、 $(?+M41) + (?+M61)$ 、 $(G31+C42) + (G51+C62)$ 、 $(Y32+G43) + (Y52+G63)$ 、 $(M33+C44) + (M53+C64)$ 、…続いて、 $(?+M81) + (?+M101)$ 、 $(G71+C82) + (G91+C102)$ 、 $(Y72+G83) + (Y92+G103)$ 、 $(M73+C84) + (M93+C104)$ 、……という具合に、加算された4画素分の信号電荷が順に出力される。

【0058】なお、本例では、第1フィールド、第2フィールド共に、ある1つの画素について、右斜め上(左斜め下)の画素との間で斜め2画素加算を行うとした

が、図8の動作説明図に基づいて述べたように、第2フィールドでは、ある1つの画素について、左斜め上(右斜め下)の画素との間で斜め2画素加算を行うようにしても良く、また第1フィールド、第2フィールド共に、左斜め上(右斜め下)の画素との間で斜め2画素加算を行うようにしても良い。

【0059】次に、NTSC方式での1/2.5圧縮のインターレース動作について、図12の動作説明図に基づいて、図13のタイミングチャートを用いて説明する。この1/2.5圧縮では、垂直CCD12内で斜め2画素加算を行い、その2画素加算した信号電荷を1ライン分の信号電荷として水平CCD14へ2ライン分/3ライン分のシフト(2ラインシフト/3ラインシフト)を交互に繰り返し、この水平CCD14内で2ライン(4画素)分/3ライン(6画素)分の信号電荷の加算を繰り返して実行する。

【0060】具体的には、第1フィールドでは、まず垂直ブランキング期間(V-BLK)において、垂直転送クロックVφ1、Vφ3に読み出しパルスXSGを立てることによって各センサ部(画素)11から信号電荷を読み出す。この信号電荷の読み出しの際に、垂直CCD12内において、1行目の各画素の信号電荷と2行目の右斜め上の各画素の信号電荷とを加算し、3行目の各画素の信号電荷と4行目の右斜め上の各画素の信号電荷とを加算し、という具合に2行ごとに斜め2画素加算が行われる。

【0061】その後、NTSC方式での有効画素領域の下側(水平CCD14側)の不要画素領域の信号電荷については、垂直CCD12を高速にて転送駆動することによって掃き捨てる動作を行う。その後まず、2ライン分の信号電荷についてラインシフト動作を行うことにより、水平CCD14内において、2ライン分、計4画素分の信号電荷を加算する。続いて、次の3ライン分の信号電荷についてラインシフト動作を行うことにより、水平CCD14内において、3ライン分、1列につき計6画素分の信号電荷を加算する。

【0062】これにより、水平CCD14からはまず、 $(?+M21) + (?+M41)$ 、 $(G11+C22) + (G31+C42)$ 、 $(Y12+G23) + (Y32+G43)$ 、…続いて、 $(?+M61) + (?+M81) + (?+M101)$ 、 $(G51+C62) + (G71+C82) + (G91+C102)$ 、 $(Y52+G63) + (Y72+G83) + (Y92+G103)$ 、…続いて、 $(?+M121) + (?+M141)$ 、 $(G111+C122) + (G131+C142)$ 、 $(Y112+G123) + (Y132+G143)$ 、…という具合に、加算された4画素分の信号電荷と6画素分の信号電荷とがラインごとに繰り返して出力される。

【0063】上述した一連の動作の繰り返しにより、第1フィールドでの圧縮が行われる。ここで、下線を付し

たのが色差信号Crを、下線を付さないのが色差信号Cbをそれぞれ表している。また、図12の動作説明図において、○印を付した4行ずつおよび●印を付した6行ずつが、第1フィールドで信号電荷が加算される組み合わせとなり、加算後のライン重心が◆印を付した位置となる。

【0064】第2フィールドの場合にも、第1フィールドの場合と同様の動作によって圧縮が行われる。ただし、第2フィールドでは、図12の動作説明図において、△印を付した4行ずつおよび▲印を付した6行ずつが信号電荷が加算される組み合わせとなり、加算後のライン重心が×印を付した位置となる。なお、最初の1ラインについては、4画素分または6画素分の加算が行われないため掃き捨てられることになる。そして、2フィールドで1/2.5圧縮が実現される。すなわち、一方のフィールドで10画素が1/2に圧縮され、それが2フィールドで行われることから、1/2.5(=10/4)圧縮となる。

【0065】これにより、水平CCD14からはまず、 $(?+M41) + (?+M61)$ 、 $(G31+C42) + (G51+C62)$ 、 $(Y32+G43) + (Y52+G63)$ 、…続いて、 $(?+M81) + (?+M101) + (?+M121)$ 、 $(G71+C82) + (G91+C102) + (G111+C122)$ 、 $(Y72+G83) + (Y92+G103) + (Y112+G123)$ 、…続いて、 $(?+M141) + (?+M161)$ 、 $(G131+C142) + (G151+C162)$ 、 $(Y132+G143) + (Y152+G163)$ 、…という具合に、加算された4画素分の信号電荷と6画素分の信号電荷とがラインごとに繰り返して出力される。

【0066】なお、本例では、第1フィールド、第2フィールド共に、ある1つの画素について、右斜め上(左斜め下)の画素との間で斜め2画素加算を行うとしたが、第2フィールドでは、ある1つの画素について、左斜め上(右斜め下)の画素との間で斜め2画素加算(図8を参照)を行うようにしても良く、また第1フィールド、第2フィールド共に、左斜め上(右斜め下)の画素との間で斜め2画素加算を行うようにしても良い。

【0067】ただし、上述した1/2.5圧縮の動作の場合には、加算された4画素分の信号電荷と6画素分の信号電荷とがラインごとに繰り返して出力されることから、フィールド間でライン重心が変わるとともに、ラインごとに信号量が変わることになる。ライン重心のフィールド間差は若干であり、上下のラインから補正しても著しい画質劣化にはならない。ただし、信号量については、後段の信号処理回路において、ラインごとにゲインコントロールを行う必要がある。

【0068】続いて、ラインごとに信号量が変わることのないようにした1/2.5圧縮の動作について、図1

4の動作説明図に基づいて説明する。

【0069】この例では、4行分の信号電荷については加算を行い、次の1行分の信号電荷については間引き動作を行い、次の4行分の信号電荷については加算を行い、次の1行分の信号電荷については間引き動作を行い、…という具合に4画素加算と間引きを繰り返すことによって1/2.5圧縮を実現している。ここで、間引き動作とは、特定の行において信号電荷を読み出さない動作を言うものとする。

【0070】具体的には、第1フィールドでは、各センサ部(画素)11から4行分を単位として1行おきに信号電荷が読み出され、5行に1行の割合で信号電荷の読み出しが間引かれる。このとき、読み出された信号電荷について、垂直CCD12内において、1行目の各画素の信号電荷と2行目の右斜め上の各画素の信号電荷とを加算し、3行目の各画素の信号電荷と4行目の右斜め上の各画素の信号電荷とを加算し、という具合に2行ごとに斜め2画素加算が行われる。

【0071】その後、斜め2画素加算が行われた2ライン分の信号電荷について、続けてラインシフト動作を行うことにより、水平CCD14内において、2ライン分、1列につき計4画素分の信号電荷を加算する。これにより、水平CCD14からは、 $(?+M21) + (?+M41)$ 、 $(G11+C22) + (G31+C42)$ 、 $(Y12+G23) + (Y32+G43)$ 、…という具合に、加算された4画素分の信号電荷が順に出力される。

【0072】次の1行分の信号電荷については間引かれていることから、垂直CCD12内において、次の4行の最初の1行目との間で斜め2画素加算が行われても、その最初の1行目の信号電荷がそのまま加算結果として蓄積される。また、次の4行分の信号電荷については、2行目と3行目との間で斜め2画素加算が行われる。そして、最終の行については、その次に間引かれる行との間で2画素加算が行われ、最終の行の信号電荷がそのまま加算結果として蓄積される。

【0073】そして、この3ライン分の信号電荷について、続けてラインシフト動作を行うことにより、水平CCD14内において、3ライン分、1列につき計4画素分の信号電荷を加算する。これにより、水平CCD14からは、 $(M61) + (?+M81) + (?)$ 、 $(C62) + (G71+C82) + (G91)$ 、 $(G63) + (Y72+G83) + (Y92)$ 、…という具合に、加算された4画素分の信号電荷が順に出力される。

【0074】上述した一連の動作の繰り返しにより、第1フィールドでの圧縮が行われる。ここで、下線を付したのが色差信号Crを、下線を付さないのが色差信号Cbをそれぞれ表している。また、図14の動作説明図において、○印および●印を付した4行ずつが、第1フィールドで信号電荷が加算される組み合わせとなり、加算

後のライン重心が◆印を付した位置となる。

【0075】第2フィールドの場合にも、第1フィールドの場合と同様の動作によって圧縮が行われる。ただし、第2フィールドでは、図14の動作説明図において、△印および▲印を付した4行ずつが信号電荷が加算される組み合わせとなり、加算後のライン重心が×印を付した位置となる。なお、最初の1ラインについては、4画素分の加算が行われないため掃き捨てられることになる。そして、2フィールドで1/2.5圧縮が実現される。

【0076】これにより、水平CCD14からは先ず、 $(?+M41) + (?+M61)$ 、 $(G31+C42) + (G51+C62)$ 、 $(Y32+G43) + (Y52+G63)$ 、…続いて、 $(M81) + (?+M101) + (?)$ 、 $(C82) + (G91+C102) + (G111)$ 、 $(G83) + (Y92+G103) + (Y112)$ 、……続いて、 $(?+M141) + (?+M161)$ 、 $(G131+C142) + (G151+C162)$ 、 $(Y132+G143) + (Y152+G163)$ 、…という具合に、加算された4画素分の信号電荷が順次出力される。

【0077】上述したように、間引き動作を併用した1/2.5圧縮を行うことにより、加算された4画素分の信号電荷が各ラインごとに出力される。したがって、ラインごとに信号量が変わるようなことはないため、後段の信号処理回路においてラインごとにゲインコントロールを行う、というような複雑な信号処理を行わなくて済むことになる。

【0078】なお、本例では、第1フィールド、第2フィールド共に、ある1つの画素について、右斜め上(左斜め下)の画素との間で斜め2画素加算を行うとしたが、第2フィールドでは、ある1つの画素について、左斜め上(右斜め下)の画素との間で斜め2画素加算(図8を参照)を行うようにしても良く、また第1フィールド、第2フィールド共に、左斜め上(右斜め下)の画素との間で斜め2画素加算を行うようにしても良い。

【0079】上述した1/2.5圧縮で用いる間引き動作は、周知の技術によって容易に実現できる。具体的には、図15の画素部の配線図から明らかなように、読み出しパルスXSGが立つ1相目、3相目の垂直転送クロックとして、2系統の垂直転送クロックVφ1、Vφ1'およびVφ3、Vφ3'を用意する。そして、垂直転送クロックVφ1'、Vφ3'については、読み出しパルスXSGが立たないものとする。

【0080】さらに、6種類の垂直転送クロックVφ1、Vφ1'、Vφ2、Vφ3、Vφ3'、Vφ4に対応して6本のクロックライン41~46をパターン配線する。このとき、間引きを行う行については、垂直転送クロックVφ1'又はVφ3'を転送するクロックライン42又は45を配線するようにする。図14で説明し

た1/2. 5圧縮の場合には、間引き行について、1行おきにクロックライン42とクロックライン45とを配線すれば良い。図15の配線例では、 $n+2$ 行目の転送電極22-1に垂直転送クロック $V\phi 1'$ を印加し、 $n-3$ 行目の転送電極22-3に垂直転送クロック $V\phi 3'$ を印加するようにしており、 $n+2$ 行目と $n-3$ 行目が間引き対象行となる。

【0081】そして、間引き動作を行わないモードでは、配線パターン41、43、44、46を通して転送電極22-1、22-2、22-3、22-4に垂直転送クロック $V\phi 1$ 、 $V\phi 2$ 、 $V\phi 3$ 、 $V\phi 4$ を与えることにより、垂直転送クロック $V\phi 1$ と $V\phi 3$ に読み出しパルスXSGが立つことから、全センサ部11から信号電荷が垂直CCD12に読み出されるとともに、垂直CCD12内で先述した斜め2画素加算が行われる。

【0082】一方、間引き動作を行うモードでは、配線パターン41、43、44、46を通して転送電極22-1、22-2、22-3、22-4に垂直転送クロック $V\phi 1$ 、 $V\phi 2$ 、 $V\phi 3$ 、 $V\phi 4$ を与えることにより、垂直転送クロック $V\phi 1'$ と $V\phi 3'$ には読み出しパルスXSGが立たないことから、これら垂直転送クロック $V\phi 1'$ と $V\phi 3'$ が印加される行においては、信号電荷の読み出しは行われず、それ以外の行においてのみ信号電荷の読み出しが行われるとともに、垂直CCD12内で先述した斜め2画素加算が行われる。

【0083】以上、カラーフィルタ19として補色フィルタを用いた場合の動作例について説明したが、本発明は、補色フィルタへの適用に限られるものではなく、原色フィルタにも同様に適用可能である。以下、カラーフィルタ19として原色フィルタを用いた場合の動作例について説明する。図16に、例えば4種類の原色フィルタ19-3(A)～19-6(B)のカラーコーディング例を示す。

【0084】図16において、原色フィルタ19-3(A)は、R/G/B斜めストライプ配列で、GがV(垂直)方向/H(水平)方向共に2繰り返し、R/BがV方向/H方向共に4繰り返しのカラーコーディングとなっている。原色フィルタ19-4(B)は、G/R/B市松配列で、各色がV方向/H方向共に4繰り返しのカラーコーディングとなっている。

【0085】原色フィルタ19-5(C)は、G斜めストライプR/B市松配列で、GがV方向/H方向共に2繰り返し、R/BがV方向2繰り返し、H方向4繰り返しのカラーコーディングとなっている。原色フィルタ19-6(D)は、G/R/B市松配列で、各色がV方向2繰り返し、H方向4繰り返しのカラーコーディングとなっている。

【0086】ここで、原色フィルタ19-3(A)を用いたCCD撮像素子10において、補色フィルタの場合と同様に、斜め2画素加算(混合)を行うことにより、同

色が加算される、即ちGとG、RとR、BとBの斜め2画素間で信号電荷が加算される。その結果、図17に示すように、斜め2画素加算後も原色が保持され、G縦ストライプ、R/B市松配列のカラーコーディングとなる。なお、図17において、黒丸は画素を模式的に示しており、また矢印で示す斜め2画素間で加算が行われるものとする。

【0087】このように、斜め加算後も原色が保持されることにより、1/2PS(プログレッシブスキャン; 全画素独立読み出し)圧縮で用いられ、即ち斜め2画素加算した情報をそのまま用いれば、後段の信号処理系での原色分離処理が不要になるため、解像度や信号処理系の回路規模の面でメリットがある。

【0088】一方、1/4IS(インターレーススキャン)圧縮で用いた場合には、次のような動作となる。1/4IS圧縮では、斜め2画素加算した信号電荷を1ライン分の信号電荷として取り扱い、4ライン単位として垂直加算を行う(このとき必要に応じて1ビットシフトも行う)とともに、第1フィールドと第2フィールドとで4ラインの組み合わせを変える。

【0089】1/4IS圧縮について図18の動作説明図を用いて説明する。図18において、(A)は第1フィールドの場合を、(B)は第2フィールドの場合をそれぞれ示しており、第1フィールド(A)では、1ライン目～4ライン目、5ライン目～8ライン目、…の組み合わせで、第2フィールド(B)では、3ライン目～6ライン目、7ライン目～10ライン目、…の組み合わせで垂直加算を行う。

【0090】先ず、第1フィールド(A)において、1ライン目の信号電荷(G, B, G, R, …)を水平CCD14にラインシフトし、次いで水平CCD14で1ビット(1段)だけ転送する1ビットシフトを行い、続いて2ライン目の信号電荷(G, R, G, B, …)を水平CCD14にラインシフトする。これにより、水平CCD14内では、2ライン1ビットシフト加算が行われ、その加算結果は、…、 $B+G$ 、 $G+R$ 、 $R+G$ 、 $G+B$ 、…となり、 $B+G=Cy$ 、 $G+R=Ye$ であることから、…、 Cy 、 Ye 、 Ye 、 Cy 、…となる。

【0091】この状態において、3ライン目の信号電荷(G, B, G, R, …)と4ライン目の信号電荷(G, R, G, B, …)とを水平CCD14に2ラインシフトする。これにより、水平CCD14内では、4ライン(8画素)分の信号電荷の加算が行われる。このとき、3ライン目と4ライン目の2ライン加算では、その加算結果が、 $2G$ 、 $B+R$ 、 $2G$ 、 $R+B$ 、 $2G$ 、…となり、 $B+R=Mg$ であることから、 $2G$ 、 Mg 、 $2G$ 、 Mg 、 $2G$ 、…となる。

【0092】そして、1ライン目～4ライン目までの4ライン(8画素)分の信号電荷の加算において、その加算結果は、図18(A)に示すように、 $2G+Cy$ 、 M

$g+Ye$, $2G+Ye$, $Mg+Cy$, ...となる。なお、図中、 $2G$ を G 、 Cy を C 、 Mg を M 、 Ye を Y と略記している。これらの信号電荷は、水平CCD14によって順に水平転送され、電荷検出部16で信号電圧に変換されて後段の信号処理系に出力される。

【0093】次の5ライン目～8ライン目までの4ライン分の信号電荷の加算では、まず、5ライン目の信号電荷(G, B, G, R, \dots)と6ライン目の信号電荷(G, R, G, B, \dots)とを水平CCD14に2ラインシフトする。これにより、水平CCD14内では2ライン加算が行われ、その加算結果は、..., $B+R, 2G, R+B, 2G, \dots$ となり、 $R+B=Mg$ であることから、..., $Mg, 2G, Mg, 2G, \dots$ となる。

【0094】この状態において、7ライン目の信号電荷(G, B, G, R, \dots)を水平CCD14にラインシフトし、次いで1ビットシフトを行った後、8ライン目の信号電荷(G, R, G, B, \dots)を水平CCD14にラインシフトする。これにより、水平CCD14内では5ライン目～8ライン目までの4ライン分の信号電荷の加算が行われる。このとき、7ライン目と8ライン目との間では、2ライン1ビットシフト加算が行われる。

【0095】7ライン目と8ライン目との間での2ライン1ビットシフト加算による加算結果は、..., $B+G, G+R, R+G, G+B, \dots$ となり、 $B+G=Cy$ 、 $G+R=Ye$ であることから、..., Cy, Ye, Ye, Cy, \dots となる。そして、5ライン目～8ライン目までの4ライン分の信号電荷の加算結果は、図18(A)に示すように、 $Mg+Cy, 2G+Ye, Mg+Ye, 2G+Cy, \dots$ となる。これらの信号電荷は順に水平転送され、信号電圧に変換されて後段の信号処理系に出力される。以降、第1フィールドにおいて同様の動作が繰り返される。

【0096】次に、第2フィールド(B)での動作について説明する。最初に、3ライン目の信号電荷(G, B, G, R, \dots)と4ライン目(G, R, G, B, \dots)の信号電荷とを水平CCD14に2ラインシフトする。これにより、水平CCD14内では2ライン加算が行われ、その加算結果は、..., $2G, R+B, 2G, B+R, \dots$ となり、 $R+B=Mg$ であることから、..., $2G, Mg, 2G, Mg, \dots$ となる。

【0097】この状態において、5ライン目の信号電荷(G, B, G, R, \dots)を水平CCD14にラインシフトし、次いで1ビットシフトを行った後、6ライン目の信号電荷(G, R, G, B, \dots)を水平CCD14にラインシフトする。これにより、水平CCD14内では、3ライン目～6ライン目までの4ライン分の信号電荷の加算が行われる。このとき、5ライン目と6ライン目との間では、2ライン1ビットシフト加算が行われる。

【0098】5ライン目と6ライン目との間での2ライ

ン1ビットシフト加算による加算結果は、..., $G+R, R+G, G+B, B+G, \dots$ となり、 $G+R=Ye, G+B=Cy$ であることから、..., Ye, Ye, Cy, Cy, \dots となる。そして、2ライン目～5ライン目までの4ライン分の信号電荷の加算結果は、図18(B)に示すように、 $2G+Ye, Mg+Ye, 2G+Cy, Mg+Cy, \dots$ となる。これらの信号電荷は順に水平転送され、信号電圧に変換されて後段の信号処理系に出力される。

10 【0099】7ライン目～10ライン目までの4ライン分の信号電荷の加算では、7ライン目の信号電荷(G, B, G, R, \dots)を水平CCD14にラインシフトし、次いで1ビットシフトを行った後、8ライン目の信号電荷(G, R, G, B, \dots)を水平CCD14にラインシフトする。これにより、水平CCD14内では、2ライン1ビットシフト加算が行われ、その加算結果は、..., $G+R, R+G, G+B, B+G, \dots$ となり、 $G+R=Ye, G+B=Cy$ であることから、..., Ye, Ye, Cy, Cy, \dots となる。

20 【0100】この状態において、9ライン目の信号電荷(G, B, G, R, \dots)と10ライン目の信号電荷(G, R, G, B, \dots)とを水平CCD14に2ラインシフトする。これにより、水平CCD14内では、4ライン分の信号電荷の加算が行われる。このとき、9ライン目と10ライン目の2ライン加算では、その加算結果が、 $B+R, 2G, R+B, 2G, \dots$ となり、 $B+R=Mg$ であることから、 $Mg, 2G, Mg, 2G, \dots$ となる。

30 【0101】そして、7ライン目～10ライン目までの4ライン(8画素)分の信号電荷の加算において、その加算結果は、図18(B)に示すように、 $Mg+Ye, 2G+Ye, Mg+Cy, 2G+Cy, \dots$ となる。これらの信号電荷は順に水平転送され、信号電圧に変換されて後段の信号処理系に出力される。以降、第2フィールドにおいて同様の動作が繰り返される。

【0102】上述したように、図16(A)に示すカラーコーディングの原色フィルタ19-4を用いたCCD撮像素子において、斜め2画素加算および1ビットシフト加算を含む4ライン加算による1/4IS圧縮を行うことにより、出力されるラインごとに色差信号Cb($Cy+Mg, Ye+G$)と色差信号Cr($Mg+Ye, G+Cy$)が交互に並んだ色差点順次の信号が得られることになる。

40 【0103】原色(R, G, B)から補色(G, Ye, Mg, Cy)に変換後の信号処理については、一般の補色市松とは分光特性や信号レベルが異なるため、次のような原色分離の信号処理を行い、その後通常の原色配列と同等の処理を行うようにすれば良い。

50 【0104】 $Mg+Cy$ (以下、MCと記す)、 $G+Ye$ (以下、GYと記す)は色差信号Cbであり、 $G+C$

y (以下、Gcと記す), Mg+Ye (以下、MYと記す)は色差信号Crであり、これら色差信号Cb, Crに含まれるRGB信号は、

$$MC=R+G+2B$$

$$GY=R+3G$$

$$GC=3G+B$$

$$MY=2R+G+B$$

である。

【0105】したがって、これらの色差信号から再びRGB原色信号を演算で求めると、

$$G=\{3(GC+GY)-(MC-MY)\}/16$$

$$=\{3(3G+B+R+3G)-(R+G+2B+2R+G+B)\}/16$$

$$R=(MY-GC+2G)/2$$

$$=\{(2R+G+B)-(3G+B)+2G\}/2$$

$$B=(MC-GY+2G)/2$$

$$=\{(R+G+2B)-(R+3G)+2G\}/2$$

となる。

【0106】輝度信号Yに関しては、上式のGをそのまま用いるか、各ラインの色差信号を加算することで、 $2Y=MC+GY=GC+MY=4G+2R+2B$ から簡易に作ることができる。なお、この式において、2YのYは輝度信号を、GY, MYのYはYeをそれぞれ表わすものとする。

【0107】次に、図16(B)に示すカラーコーディングの原色フィルタ19-4を用いた場合について説明する。この場合には、斜め2画素加算を行うことにより、GとG、BとG、RとB、GとRがそれぞれ加算される。その結果、図19に示すように、補色配列のカラーコーディングとなる。なお、図中、YeをY、MgをM、CyをCと略記している。

【0108】この補色配列のカラーコーディングにおいて、例えば1/2IS圧縮は次のようにして行う。この場合にも、第1フィールドと第2フィールドとで、加算する2ラインの組み合わせを変える。1/2IS圧縮について図20の動作説明図を用いて説明する。同図において、(A)は第1フィールドの場合を、(B)は第2フィールドの場合をそれぞれ示しており、第1フィールド(A)では、1ライン目と2ライン目、3ライン目と4ライン目、…の組み合わせで、第2フィールド(B)では、2ライン目と3ライン目、4ライン目と5ライン目、…の組み合わせで2ラインシフトを行う。

【0109】先ず、第1フィールド(A)では、1ライン目の信号電荷(G, Cy, Mg, Ye, …)を水平CCD14にラインシフトし、次いで水平CCD14で1ビットシフトを行い、続いて2ライン目の信号電荷(Mg, Ye, G, Cy, …)を水平CCD14にラインシフトする。これにより、水平CCD14内では2ライン1ビットシフト加算が行われ、その加算結果は、図20(A)に示すように、Cy+Mg, Mg+Ye, Ye+

G, G+Cy, …となる。これらの信号電荷は順に水平転送され、信号電圧に変換されて後段の信号処理系に出力される。

【0110】続いて、3ライン目の信号電荷(G, Cy, Mg, Ye, …)をラインシフトし、次いで1ビットシフトを行った後4ライン目の信号電荷(Mg, Ye, G, Cy, …)を水平CCD14にラインシフトする。これにより、2ライン1ビットシフト加算が行われ、その加算結果は、図20(A)に示すように、Cy+Mg, Mg+Ye, Ye+G, G+Cy, …となる。これらの信号電荷は順に水平転送され、信号電圧に変換されて後段の信号処理系に出力される。以降、第1フィールドにおいて同様の動作が繰り返される。

【0111】次に、第2フィールド(B)では、2ライン目の信号電荷(Mg, Ye, G, Cy, …)を水平CCD14にラインシフトし、次いで水平CCD14で1ビットシフトを行い、続いて3ライン目の信号電荷(G, Cy, Mg, Ye, …)を水平CCD14にラインシフトする。これにより、水平CCD14内では2ライン1ビットシフト加算が行われ、その加算結果は、図20(B)に示すように、Ye+G, G+Cy, Cy+Mg, Mg+Ye, …となる。これらの信号電荷は順に水平転送され、信号電圧に変換されて後段の信号処理系に出力される。

【0112】続いて、4ライン目の信号電荷(Mg, Ye, G, Cy, …)をラインシフトし、次いで1ビットシフトを行った後5ライン目の信号電荷(G, Cy, Mg, Ye, …)を水平CCD14にラインシフトする。これにより、2ライン1ビットシフト加算が行われ、その加算結果は、図20(B)に示すように、Ye+G, G+Cy, Cy+Mg, Mg+Ye, …となる。これらの信号電荷は順に水平転送され、信号電圧に変換されて後段の信号処理系に出力される。以降、第2フィールドにおいて同様の動作が繰り返される。

【0113】上述したように、図16(B)に示すカラーコーディングの原色フィルタ19-4を用いたCCD撮像素子において、斜め2画素加算および2ライン1ビットシフト加算による1/2IS圧縮を行うことにより、出力されるラインごとに色差信号Cb(Cy+Mg/Ye+G)と色差信号Cr(Mg+Ye/G+Cy)が交互に並んだ色差点順次の信号が得られることになる。

【0114】なお、本例では、1/2IS圧縮の場合について説明したが、1/2PS圧縮の場合には、斜め2画素加算によって得られる補色(G, Ye, Mg, Cy)の信号電荷が独立に読み出される補色独立読み出しとなる。

【0115】次に、図16(C)に示すカラーコーディングの原色フィルタ19-5を用いた場合について説明する。この場合には、斜め2画素加算を行うことにより、GとG、BとB、RとRが加算される。その結果、図2

1 (A), (B) に示すように、斜め加算後も原色が保持され、G, B, G, R を単位として各色がストライプ状に配置される原色縦ストライプのカラーコーディングとなる。

【0116】なお、斜め2画素加算を行う際に、第1フィールドと第2フィールドとで行の組み合わせを変えることになる。図21において、(A) は第1フィールドの場合を、(B) は第2フィールドの場合をそれぞれ示している。第1フィールドでは、ある画素について右斜め上(左斜め下)の画素との間で斜め2画素加算が行われ、第2フィールドでは、ある画素について左斜め上(右斜め下)の画素との間で斜め2画素加算が行われる。

【0117】このように、図16(C)に示すカラーコーディングの原色フィルタ19-5を用いたCCD撮像素子では、斜め2画素加算の結果が原色縦ストライプのカラーコーディングとなることにより、水平CCD14内における加算時に任意のライン数を加算できるため、任意の圧縮率が実現できる。また、斜め加算後も原色であるため、後段の信号処理系における原色分離の必要がなく、信号処理系の回路規模が小さくて済む。

【0118】特に、原色市松配列に対して、R/Bのみ水平4繰り返しが4と低下するのみであるため、デジタルスチルカメラに撮像デバイスとして搭載した際の解像度の低下を低く抑えることができるという利点がある。また、垂直方向では色差線順次のような信号処理による解像度の低下が少ないため、高い圧縮率を得る場合に有利となる。

【0119】次に、図16(D)に示すカラーコーディングの原色フィルタ19-6を用いた場合について説明する。この場合には、斜め2画素加算を行うことにより、GとG、BとB、RとB、GとRが加算される。その結果、図22(A), (B)に示すように、G, Cy, Mg, Yeを単位として各色がストライプ状に配置される補色縦ストライプのカラーコーディングとなる。

【0120】この場合にも、斜め2画素加算を行う際に、第1フィールドと第2フィールドとで行の組み合わせを変えることになる。図22において、(A) は第1フィールドの場合を、(B) は第2フィールドの場合をそれぞれ示している。第1フィールドでは、ある画素について右斜め上(左斜め下)の画素との間で斜め2画素加算が行われ、第2フィールドでは、ある画素について左斜め上(右斜め下)の画素との間で斜め2画素加算が行われる。

【0121】このように、図16(D)に示すカラーコーディングの原色フィルタ19-6を用いたCCD撮像素子では、斜め2画素加算の結果が補色縦ストライプのカラーコーディングとなることにより、原色縦ストライプの場合と同様に、水平CCD14内における加算時に任意のライン数を加算できるため、任意の圧縮率が実現で

きる。

【0122】図23は、本実施形態に係るCCD撮像素子を撮像デバイスとして用いた本発明に係るカメラシステムの構成の一例を示すブロック図である。

【0123】本カメラシステムは、CCD撮像素子51、光学系の一部を構成するレンズ52、CCD撮像素子51を駆動するCCD駆動回路53、撮像モードを設定する撮像モード設定部54およびCCD撮像素子51の出力信号に対して各種の信号処理をなす信号処理回路55を有する構成となっている。

【0124】CCD撮像素子51には、図2(A), (B)に示す水平4繰り返し、垂直2繰り返しの補色カラーコーディング、図16(A), (B)に示す水平4繰り返し、垂直4繰り返しの原色カラーコーディング、あるいは図16(C), (D)に示す水平4繰り返し、垂直2繰り返しの原色カラーコーディングを持つカラーフィルタ56が装着されている。

【0125】かかる構成のカメラシステムにおいて、被写体(図示せず)からの入射光(像光)は、光学系のレンズ52によってカラーフィルタ56を通してCCD撮像素子51の撮像面上に結像される。CCD撮像素子51としては、静止画撮像に対応した多画素で、図1に示した画素構成のものが用いられる。このCCD撮像素子51は、CCD駆動回路53により、撮像モード設定部54で設定された撮像モードに応じて駆動される。

【0126】ここで、撮像モード設定部54では、静止画モードおよび動画モードの設定が可能であり、さらに動画モードについてはNTSC/PAL/HD等の各テレビジョン方式に対応した撮像モードの設定が可能となっている。CCD駆動回路53は、撮像モード設定部54で静止画モードが設定されたときには、CCD撮像素子51を周知のフレーム読み出しと同様の駆動、即ち第1フィールドでは例えば垂直転送クロック $V\phi 3$ にのみ、第2フィールドでは垂直転送クロック $V\phi 1$ にのみ読み出しパルスXSGを立てて各画素からの信号電荷の読み出し、垂直転送および水平転送の各駆動を行う。

【0127】CCD駆動回路53はさらに、撮像モード設定部54で動画モードが設定されたときには、静止画用多画素のCCD撮像素子51からの加算圧縮によるダウンコンバージョンによってNTSC/PAL/HD等の各テレビジョン方式に対応したテレビジョン信号を作り出すために、先述した各テレビジョン方式に対応した圧縮、即ち斜め2画素加算を基本とする垂直圧縮を実現するようにCCD撮像素子51を駆動する。この動画モードでの動作により、先述したように、色差信号Cr, Cbを保持したまま垂直圧縮処理が行われ、各テレビジョン方式に対応したテレビジョン信号へのダウンコンバージョンが実行される。

【0128】以上により、1つのCCD撮像素子51で静止画撮像および動画撮像の双方に対応可能なカメラシ

システムを実現できる。これにより、デジタルスチルカメラ用多画素CCD撮像素子を撮像デバイスとして用いることで、画素を低下させることなく、NTSC方式やPAL方式のテレビジョン画像のモニタリングが可能となる。特に、CCD撮像素子51では任意の垂直圧縮が可能のため、水平・垂直の解像度のバランスがとれた動画を得ることができる。

【0129】

【発明の効果】以上説明したように、本発明によれば、複数の画素のうち、一行おきに位置する画素群の各信号電荷を例えば左側に位置する垂直転送部に読み出し、他の一行おきに位置する画素群の各信号電荷を例えば右側に位置する垂直転送部に読み出すようにしたことにより、垂直転送部内において斜め2画素間での信号電荷の加算が可能となるため、水平・垂直解像度のバランスがとれた動画撮像が可能となる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る固体撮像素子の構成例を示す概略構成図である。

【図2】補色フィルタのカラーコーディング例を示す図である。

【図3】斜め2画素加算時のタイミングチャートである。

【図4】通常モードでのタイミングチャートである。

【図5】センサ部周辺の具体的な構成の一例を示す平面パターン図である。

【図6】一般的なカラーコーディングを示す図である。

【図7】第1フィールドでの斜め2画素加算の動作説明図である。

【図8】第2フィールドでの斜め2画素加算の動作説明図である。

【図9】テレビジョン方式に対応した信号を作り出す場合の画素構成の一例を示す図である。

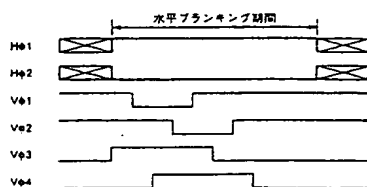
【図10】1/2.0圧縮の場合の動作説明図である。

【図11】1/2.0圧縮の場合のタイミングチャートである。

【図12】1/2.5圧縮の場合の動作説明図である。

【図13】1/2.5圧縮の場合のタイミングチャート

【図4】



である。

【図14】間引きを伴う1/2.5圧縮の場合の動作説明図である。

【図15】間引きを伴う1/2.5圧縮を実現するための配線パターン図である。

【図16】原色フィルタのカラーコーディング例を示す図である。

【図17】図16(A)のカラーコーディングを持つ原色フィルタを用いた場合の斜め2画素加算の加算結果を示す図である。

【図18】図16(A)のカラーコーディングを持つ原色フィルタでの1/4IS圧縮時の動作説明図である。

【図19】図16(B)のカラーコーディングを持つ原色フィルタを用いた場合の斜め2画素加算の加算結果を示す図である。

【図20】図16(B)のカラーコーディングを持つ原色フィルタでの1/2IS圧縮時の動作説明図である。

【図21】図16(C)のカラーコーディングを持つ原色フィルタを用いた場合の斜め2画素加算の加算結果を示す図である。

【図22】図16(D)のカラーコーディングを持つ原色フィルタを用いた場合の斜め2画素加算の加算結果を示す図である。

【図23】本発明に係るカメラシステムの構成の一例を示すブロック図である。

【図24】従来例(その1)の場合の色差信号Cr, Cbの配置関係を示す図である。

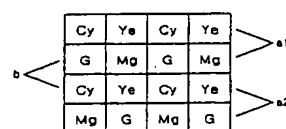
【図25】従来例(その2)の場合の色差信号Cr, Cbの配置関係を示す図である。

【図26】従来例(その2)の場合における垂直圧縮の動作説明図である。

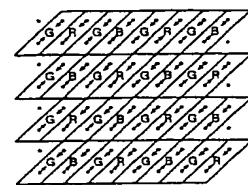
【符号の説明】

10, 51…CCD撮像素子、12…垂直CCD、13…読み出しゲート部、14…水平CCD、16…電荷検出部、19, 56…カラーフィルタ、19-1, 19-2…補色フィルタ、19-3, 19-4, 19-5, 19-6…原色フィルタ、53…CCD駆動回路、54…撮像モード設定部

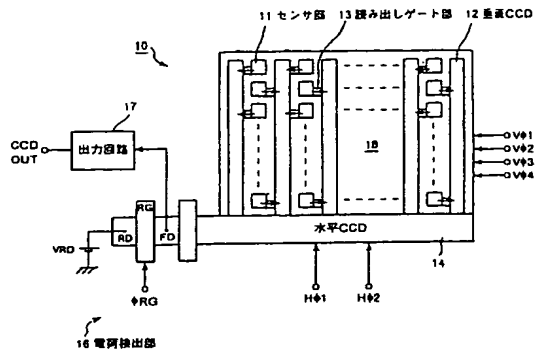
【図6】



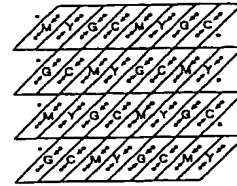
【図17】



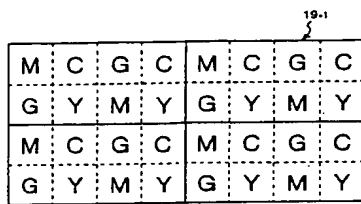
【図1】



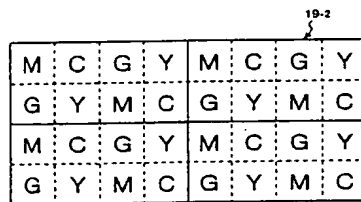
【図19】



【図2】

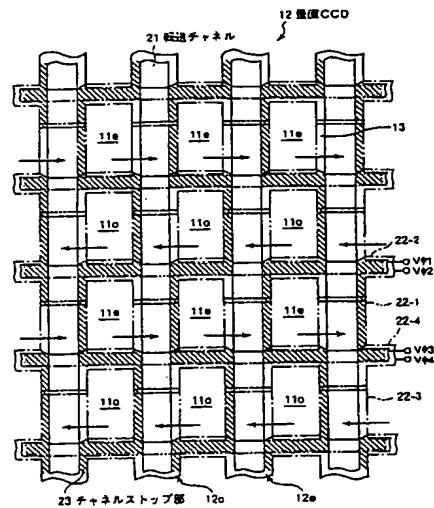


(A)



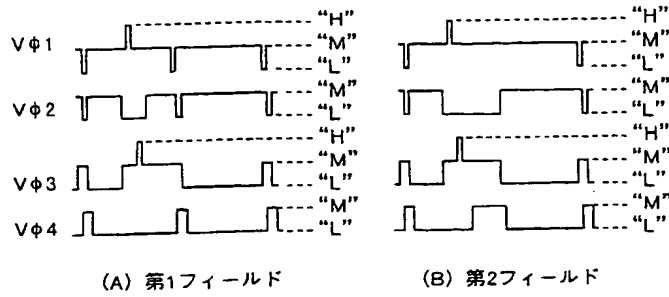
(B)

【図5】

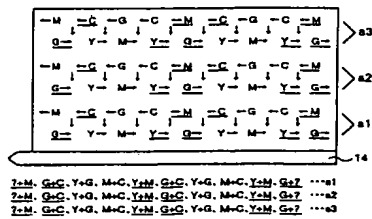


11a 奇数行のセンサ部
11b 偶数行のセンサ部

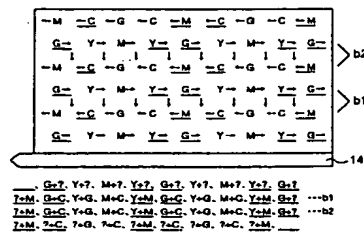
【図 3】



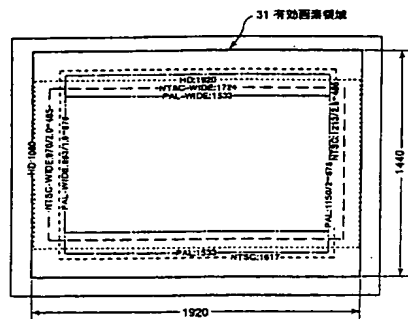
【图7】



【図 8】

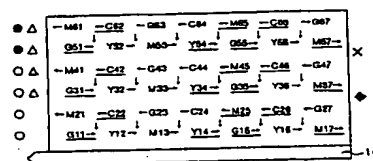


【図9】



H1820 = V1440 邦彦(剛)27(男)富貴格当 = 4:3 DEC. 早稲れ補正なし
H1840 = V1440 乃(剛)32(男)富貴格当 = 4:3 DSC-NTSC(5780Hz)モニターリングモード
H1910 = V1440 乃(剛)38(男)富貴格当 = 4:3 DSC-NTSC(5780Hz)モニターリングモード
H1817 = V1213 乃(剛)28(男)富貴格当 = 4:3 NTSC. 早稲れ補正10%
H1533 = V1150 乃(剛)26(男)富貴格当 = 4:3 PAL. 早稲れ補正25%
H1724 = V 975 乃(剛)34(男)富貴格当 = 18:8 NTSC. 早稲れ補正11%
H1533 = V 963 乃(剛)34(男)富貴格当 = 18:9 PAL. 早稲れ補正25%

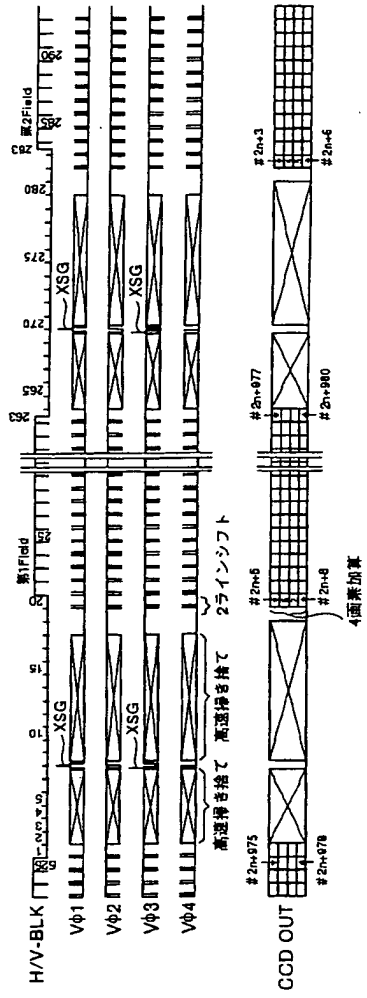
【例 10】



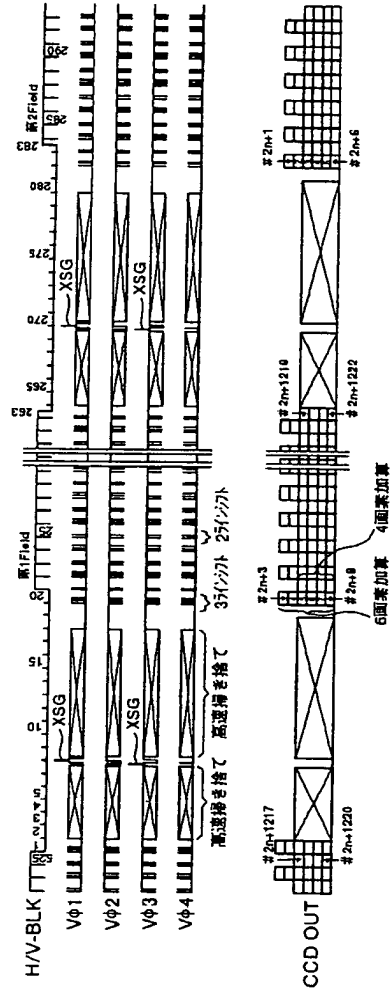
第1フィールド：●、○（ライン番号）
 77-42117-017-M151, 11311-0027-0131-C425, 11712-0229-1172-C428, 14131-C749-14333-C441,...
 77-42117-017-M151, 11311-0027-0131-C425, 11712-0229-1172-C428, 14131-C749-14333-C441,...

第2フィールド：△、△（ライン番号X）
 77-42117-017-M151, 11311-0027-0131-C425, 11712-0229-1172-C428, 14131-C749-14333-C441,...
 77-42117-017-M151, 11311-0027-0131-C425, 11712-0229-1172-C428, 14131-C749-14333-C441,...

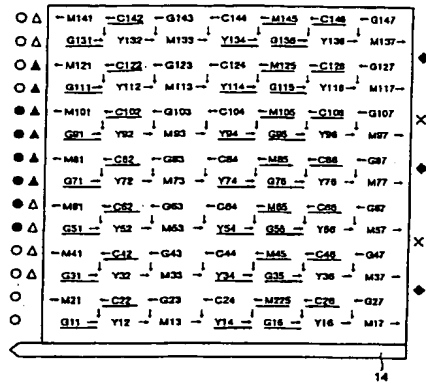
【図11】



【図13】

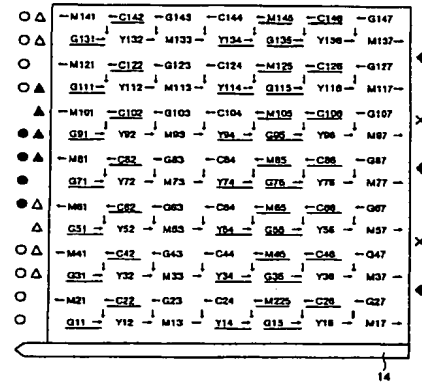


【図12】



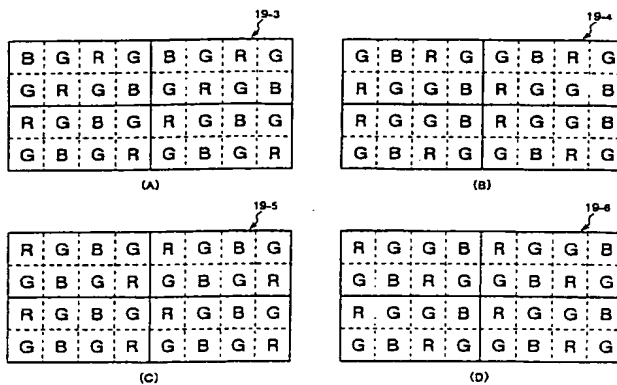
第1フィールド: O, ● (ライン図心)
 $(P^*M21)(P^*M41) \dots (G11+C22)(G31+C46) \dots$
 $(P^*M61)(P^*M81)(P^*M101) \dots (G51+C62)(G71+C86)(G91+C110) \dots$
 $(P^*M121)(P^*M141) \dots (G111+C122)(G131+C146) \dots$
 $(P^*M21) \dots (G11+C22) \dots$
 $(P^*M41)(P^*M61) \dots (G31+C42)(G51+C66) \dots$
 $(P^*M81)(P^*M101)(P^*M121) \dots (G71+C82)(G91+C106)(G111+C130) \dots$
 $(P^*M141)(P^*M161) \dots (G131+C142)(G151+C166) \dots$
 $(P^*M21) \dots (G11+C22) \dots$
 $(P^*M41)(P^*M61) \dots (G31+C42)(G51+C66) \dots$
 $(P^*M81)(P^*M101)(P^*M121) \dots (G71+C82)(G91+C106)(G111+C130) \dots$
 $(P^*M141)(P^*M161) \dots (G131+C142)(G151+C166) \dots$

【図14】

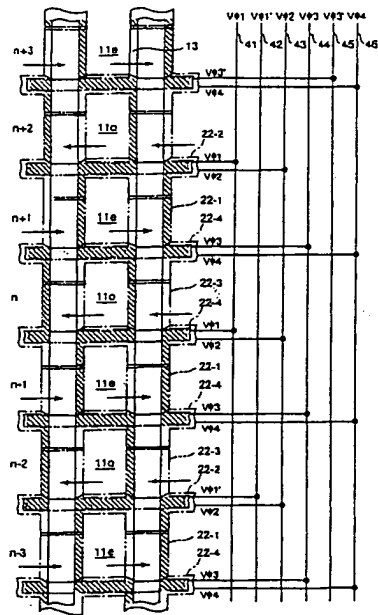


第1フィールド: O, ● (ライン図心)
 $(P^*M21)(P^*M41) \dots (G11+C22)(G31+C46) \dots (Y12+C23)(Y32+C47) \dots$
 $(P^*M61)(P^*M81)(P^*M101) \dots (G51+C62)(G71+C86)(G91+C110) \dots (G82+Y72)(G83+Y96) \dots$
 $(P^*M121)(P^*M141) \dots (G111+C122)(G131+C146) \dots (Y12+G123)(Y132+G145) \dots$
 $(P^*M21) \dots (G11+C22) \dots$
 $(P^*M41)(P^*M61) \dots (G31+C42)(G51+C66) \dots (Y32+G43)(Y36+G67) \dots$
 $(P^*M81)(P^*M101)(P^*M121) \dots (G71+C82)(G91+C106)(G111+C130) \dots (G82+Y82)(G102+Y112) \dots$
 $(P^*M141)(P^*M161) \dots (G131+C142)(G151+C166) \dots (Y12+G143)(Y132+G165) \dots$

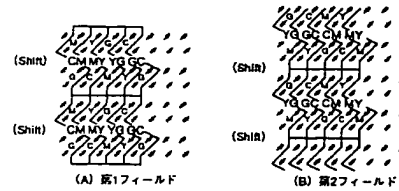
【図16】



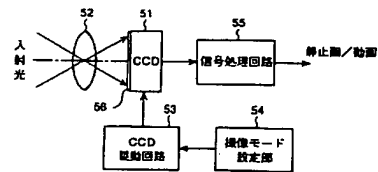
【図15】



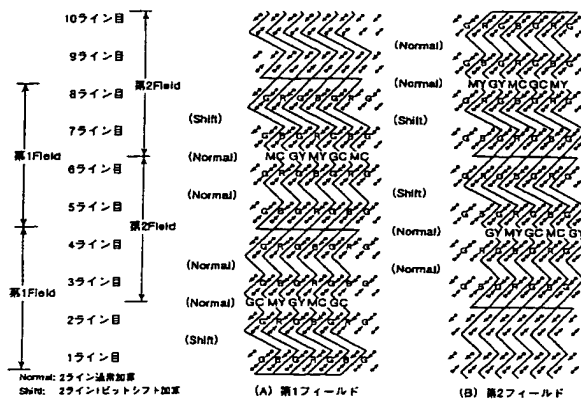
【図20】



【図23】



【図18】



The figure illustrates the bit patterns for odd and even parity across a 3x3 grid of 32-bit words. The 'ODD' grid shows a 3x3 arrangement of words with shaded diagonal elements. The 'EVEN' grid shows a similar 3x3 arrangement. Below each grid are three horizontal strips showing the bit patterns for the words, with shaded areas indicating the parity bit positions.

